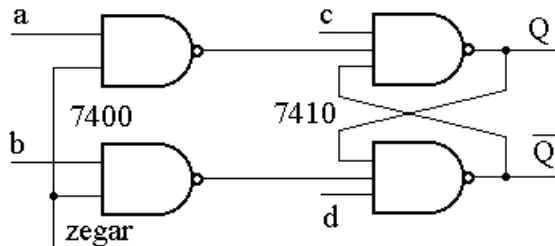


Ćwiczenie 5

Przerzutniki synchroniczne. Liczniki binarne. Rejestry.

5.1 Korzystając z płytki UC-1 zbuduj synchroniczny przerzutnik RS w/g poniższego schematu. Zastosuj układy scalone 7400 i 7410. Zbadaj działanie tego przerzutnika. Na wejście zegarowe podaj sygnał z impulsatora. Jakie ograniczenia mają sygnały podawane na wejścia informacyjne



oznaczone na schemacie a, b? Jakie własności mają wejścia c, d?

5.2 Zbadaj przerzutnik jednozobcowy D korzystając z układu scalonego 7474. Stan logiczny 1 podaj na wejścia za pomocą opornika 1 k Ω połączonego z +5 V, natomiast stan logicznego zera podaj za pomocą opornika około 400 Ω połączonego z 0 V lub połącz bezpośrednio wejście z 0V napięcia zasilania. Do taktowania wejścia zegarowego użyj sygnału z impulsatora płytki UC-1.

5.3 Wybierz jeden z czterech przerzutników D “latch” 7475 wyzwalanych poziomem i zbadaj jego działanie. Zadaj na wejście zegarowe sygnał taktujący z impulsatora płytki UC-1. Na wejście informacyjne podaj sygnał z drugiego impulsatora, przed w czasie trwania i po sygnale taktującym. Opisz działanie przerzutnika. Odpowiedz na pytanie: czym się różni przerzutnik typu D “latch” od przerzutnika synchronicznego RS?

5.4 Zbudować na bazie układu JK (7493) układ dzielący (redukujący) częstotliwość przez dwa. Odrysować przebiegi wejściowe i wyjściowe.

5.5 Zbudować licznik modulo 16. Wyzwalając ręcznie impulsator obserwować poszczególne stany licznika przy pomocy woltomierza lub diod elektroluminescencyjnych. Podając na wejście impulsy z generatora obserwować przebiegi na każdym z wyjść.

5.6 Zbudować licznik modulo 10. Obserwować stany licznika przy pomocy diod elektroluminescencyjnych

5.7 Sprawdź działanie rejestrów 74164 i 74165. Połącz wyjścia równoległe rejestru 74164 z wejściami wskaźników na płycie UC-1. Kontrolując próbnikiem zadaj na wejście szeregowo różne stany logiczne, przed, w czasie trwania i po sygnale taktującym zadawanym na wejście zegarowe. Wymienione czynności wykonaj przy różnym stanie wejścia kasującego. Opisz działanie tego rejestru. Połącz na płycie UC-1 wyjście szeregowo proste rejestru 74165 z wejściem próbnika stanów logicznych. Zadając sygnał taktujący z impulsatora jak wyżej sprawdź działanie wejścia szeregowego przy różnych stanach logicznych wejścia blokady zegara. Podaj na wejścia równoległe 8-bitowe słowo. Użyj sygnału z drugiego impulsatora podanego na wejście wpisujące. Dokonaj wpisu pomiędzy kolejnymi impulsami zegarowymi. Taktując wejście zegarowe wyprowadź przez wyjście szeregowo (kontrolując próbnikiem na wyjściu prostym) zawartość rejestru bit po bicie. Porównaj otrzymane wyniki z wyjścia z wpisanym słowem. Połącz wyjście szeregowo proste a potem zanegowane rejestru 74165 z wejściem szeregowym 74164. Wpisz do rejestru 74165 8-bitowe słowo i wprowadź go przez jednoczesne taktowanie obu rejestrów do 74164. Porównaj słowo wpisane do 74165 ze słowem otrzymanym na wyjściach równoległych 74164 dla dwóch wymienionych wyżej połączeń. Opisz działanie rejestru 74165.