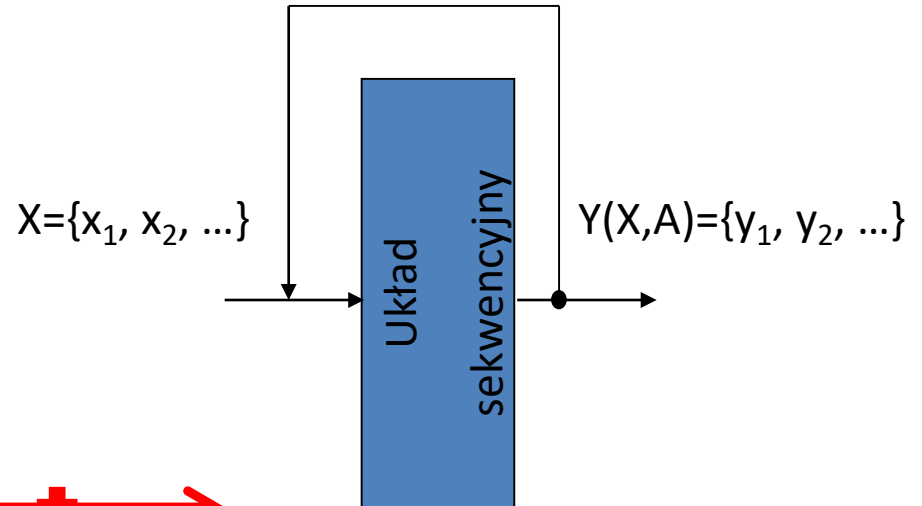


# Układ sekwencyjny

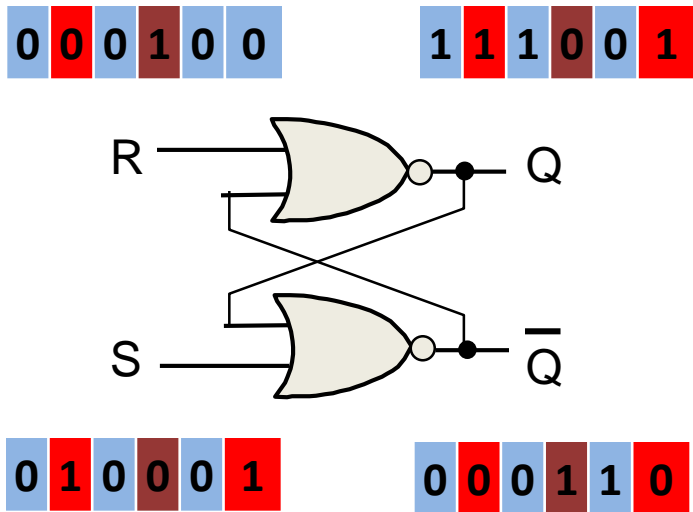
- Stan wyjść zależy stanu wejść i stanu poprzedniego układu
- Przykłady
  - Przerzutnik
  - Rejestr
  - Licznik



$$Y(t_n) = f(X(t_0), X(t_1), \dots, X(t_{n-1}))$$

# Przerzutnik RS

schemat logiczny

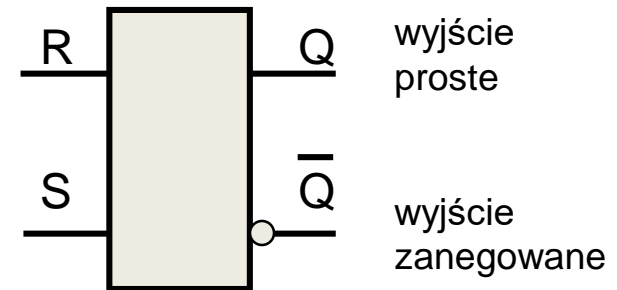


tablica prawdy

R	S	$Q_{n+1}$
0	0	$Q_n$
0	1	1
1	0	0
1	1	-

- stan zabroniony

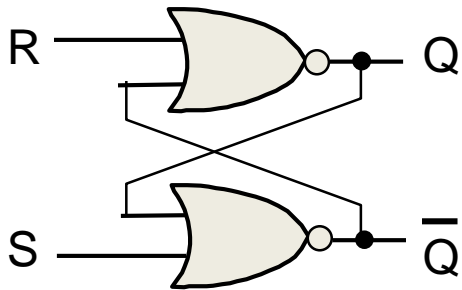
symbol graficzny



S – set  
R - reset

# Przerzutnik RS

tablica własności ( characteristic table)

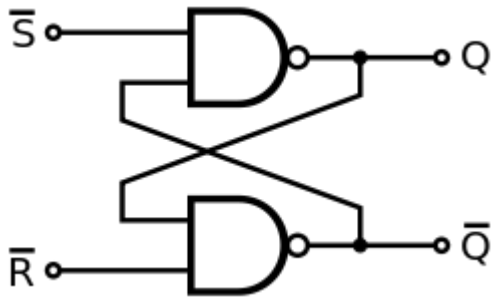


SR	$Q_n$	$Q_{n+1}$
00	0	0
00	1	1
01	0	0
01	1	0
10	0	1
10	1	1
11	0	-
11	1	-

- stan zabroniony

# Przerzutnik $\overline{SR}$

schemat logiczny



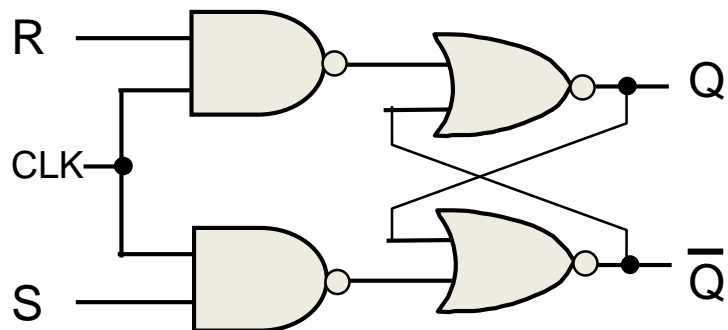
tablica prawdy

$\overline{S}$	$\overline{R}$	$Q_{n+1}$
1	1	$Q_n$
0	1	1
1	0	0
0	0	-

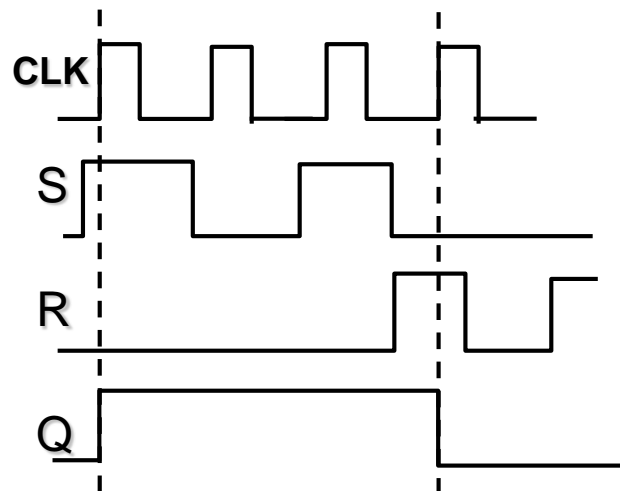
- stan zabroniony

# Synchroniczny przerzutnik RS

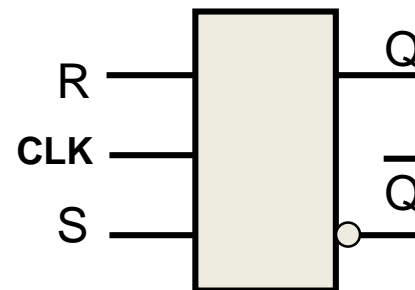
schemat logiczny



wykres czasowy

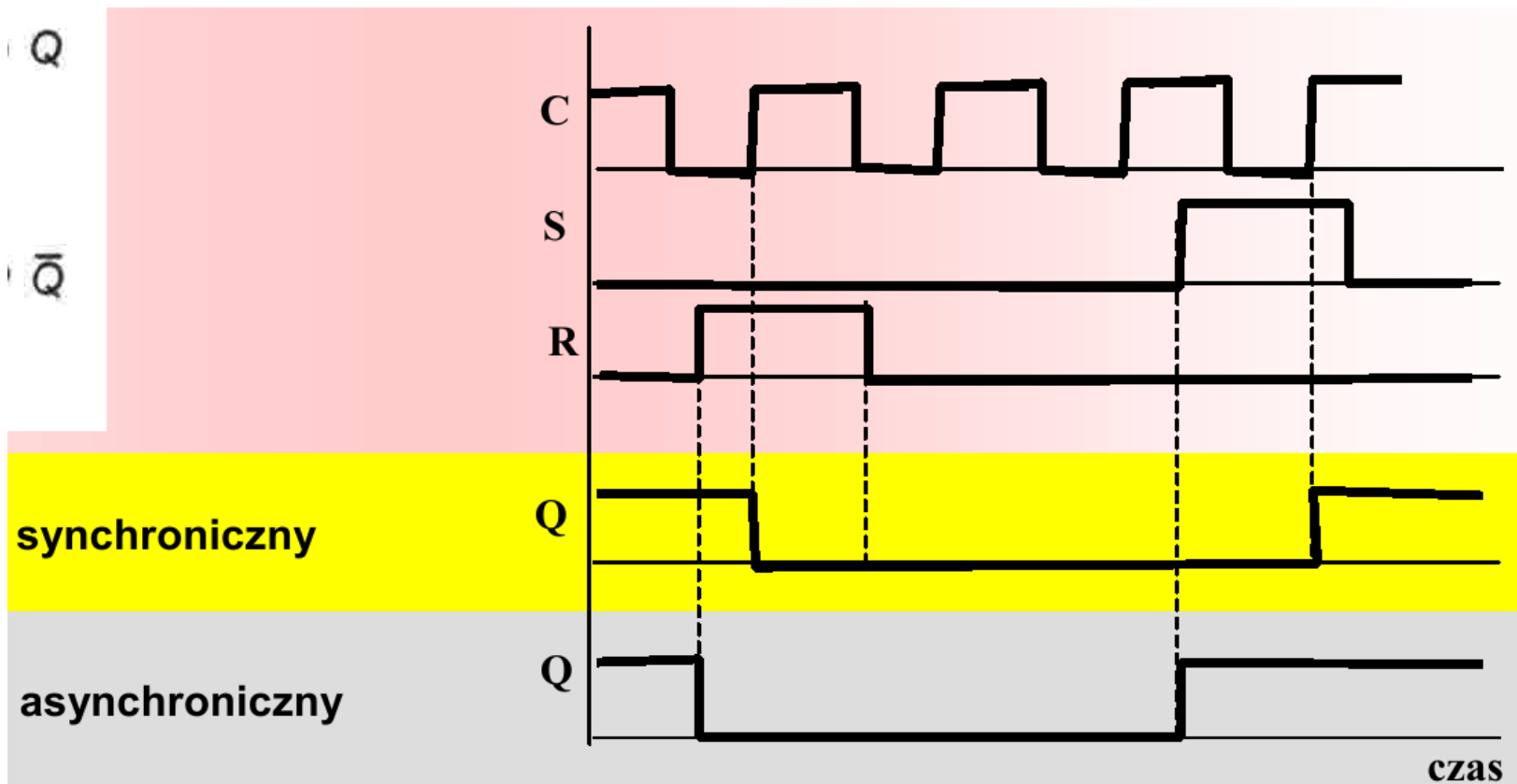


symbol graficzny



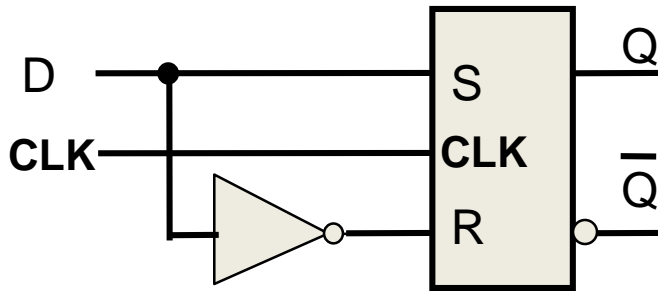
Działanie przerzutnika jest synchronizowane za pomocą impulsów zegarowych

# Przerzutniki RS



# Przerzutnik D

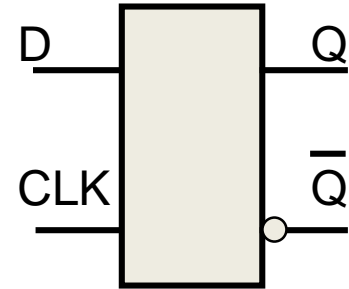
schemat logiczny



tablica prawdy

D	CLK	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	$Q_n$
1	1	1

symbol graficzny



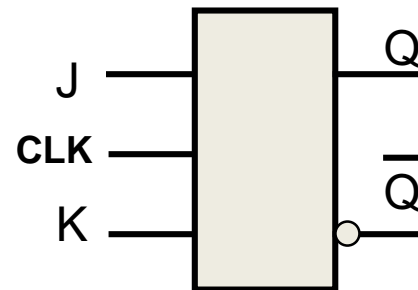
**Komórka pamiętająca**

# Przerzutnik JK

tablica prawdy

J	K	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\overline{Q}_n$

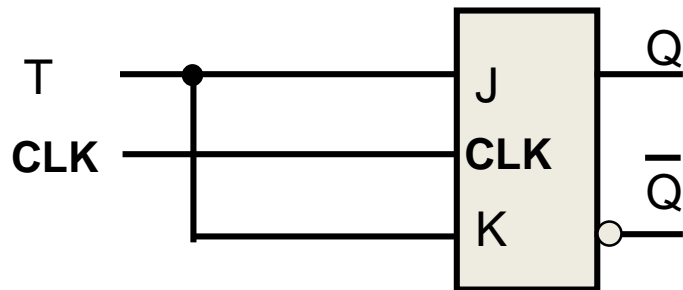
symbol graficzny





# Przerzutnik T

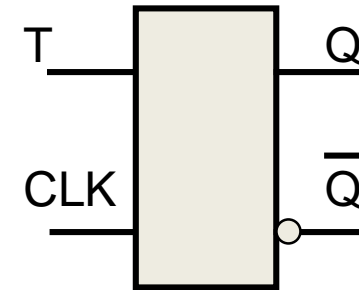
schemat logiczny



tablica prawdy

T	$Q_{n+1}$
0	$Q_n$
1	$\overline{Q_n}$

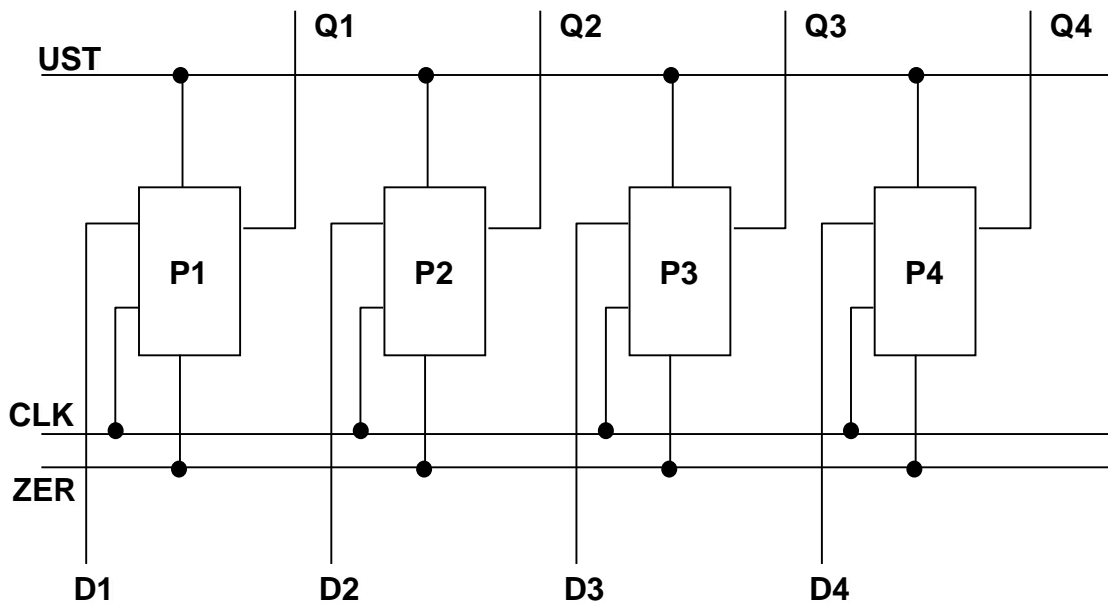
symbol graficzny



# Rejestry

Układy do przechowywania 1 lub wielu bitów danych.

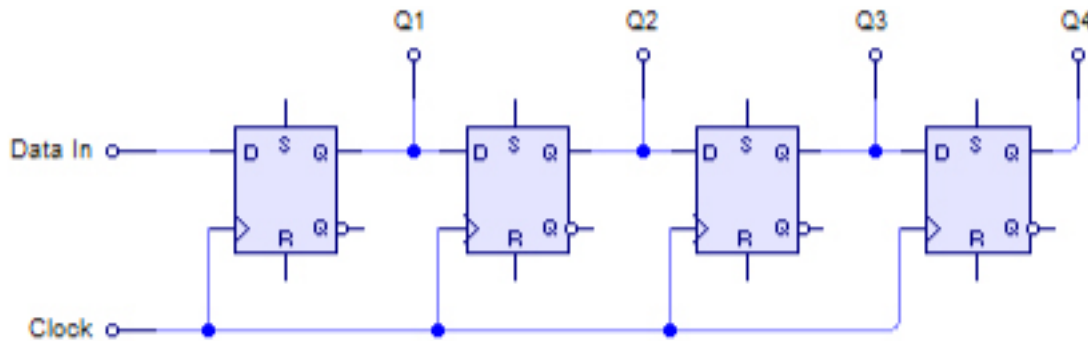
rejestry: równoległe i przesuwające



wejście równoległe,  
wyjście równoległe

**PIPO**

# Rejestry



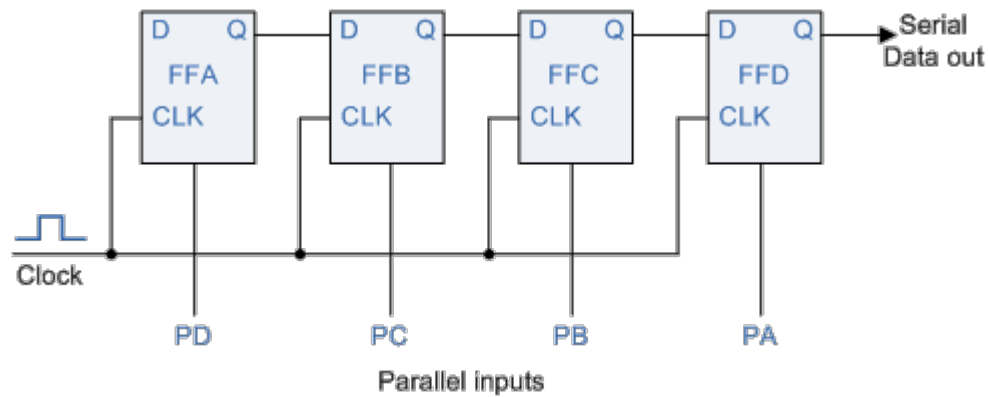
wejście szeregowe,  
wyjście równoległe

## SIPO

Za każdym impulsem zegarowym dane są przesuwane w o jedną pozycję w prawo

we	stan	wy
0	0 0 0 0	0
1	1 0 0 0	0
0	0 1 0 0	0
0	0 0 1 0	0
0	0 0 0 1	1
0	0 0 0 0	0

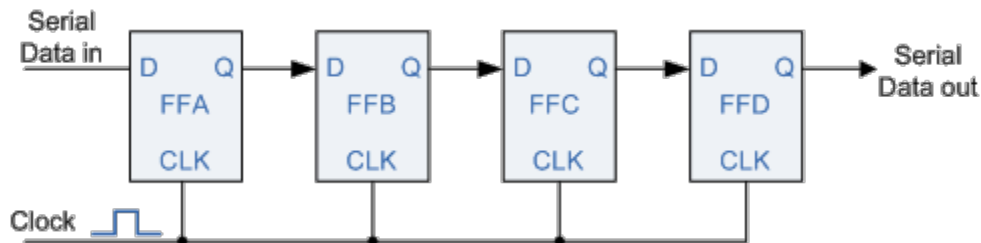
# Rejestry



wejście równoległe,  
wyjście szeregowe

**PISO**

# Rejestry



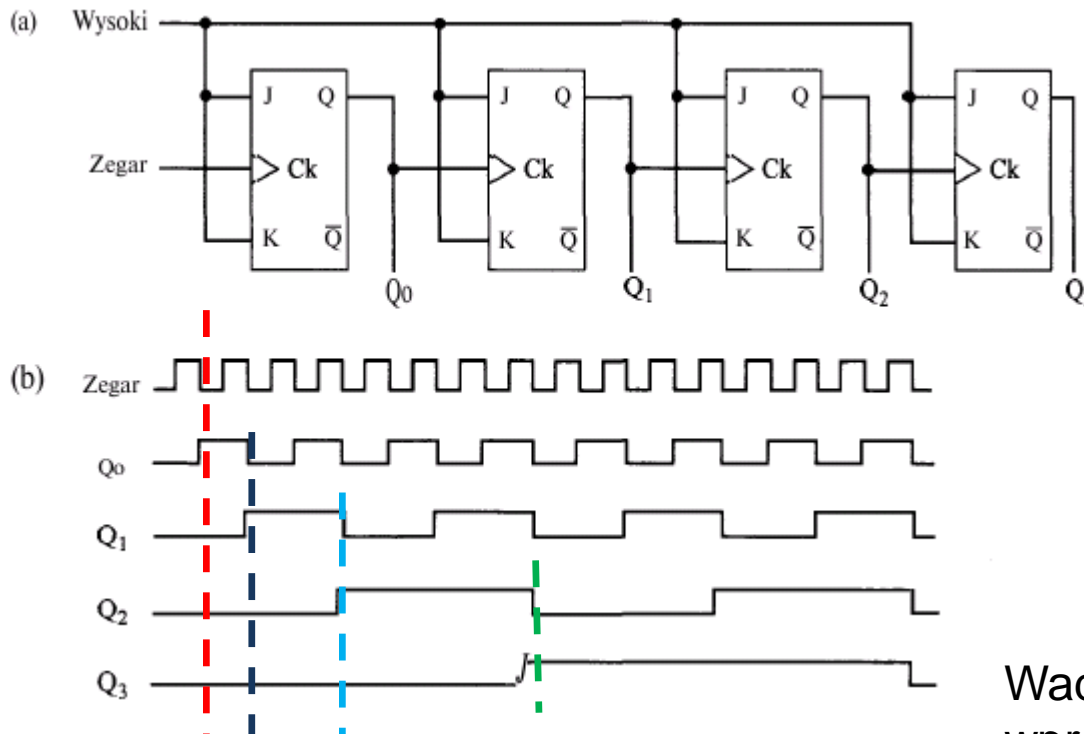
Rejestry przesuwające mogą być używane w interfejsach z szeregowymi urządzeniami wejścia wyjścia

wejście równoległe,  
wyjście szeregowe

**SISO**

# Liczniki

## asynchroniczny licznik szeregowy



liczniki wyzwlane  
zbochem opadajacym

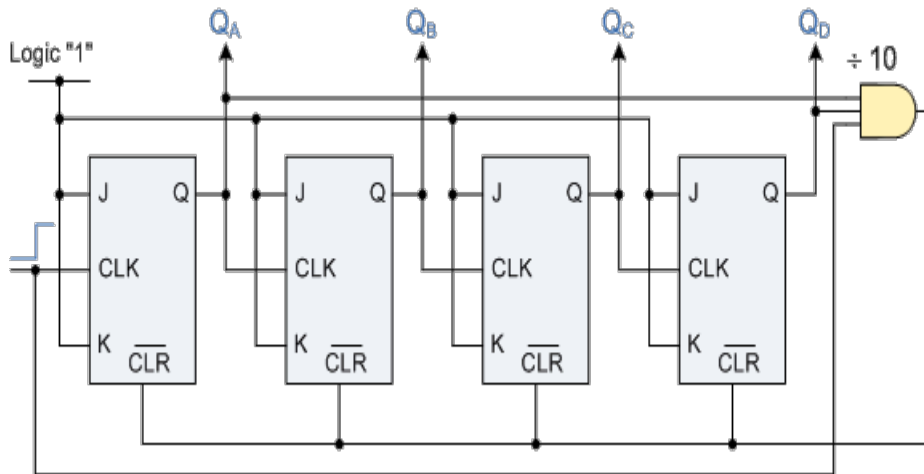
Rejestry których zawartość może być inkrementowana o 1 modulo pojemność rejestru.

$n$  – przerzutników  
może liczyć do  $2^n - 1$

Wada licznika- opóźnienia wprowadzane podczas zmiany wartości proporcjonalne do liczby przerzutników

# Liczniki

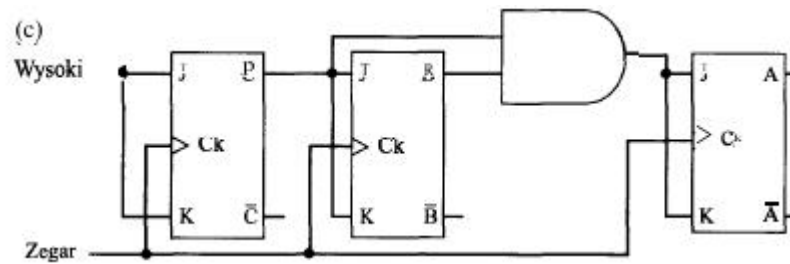
licznik modulo 10



clk	Qa	Qb	Qc	Qd
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1

# Liczniki

licznik synchroniczny



wszystkie  
przerzutniki  
jednocześnie  
zmieniają stan