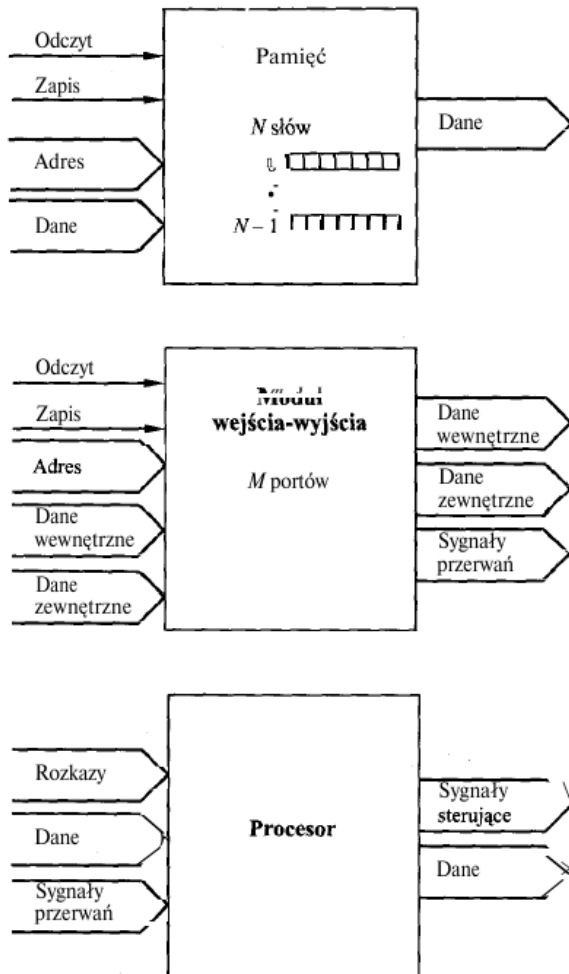


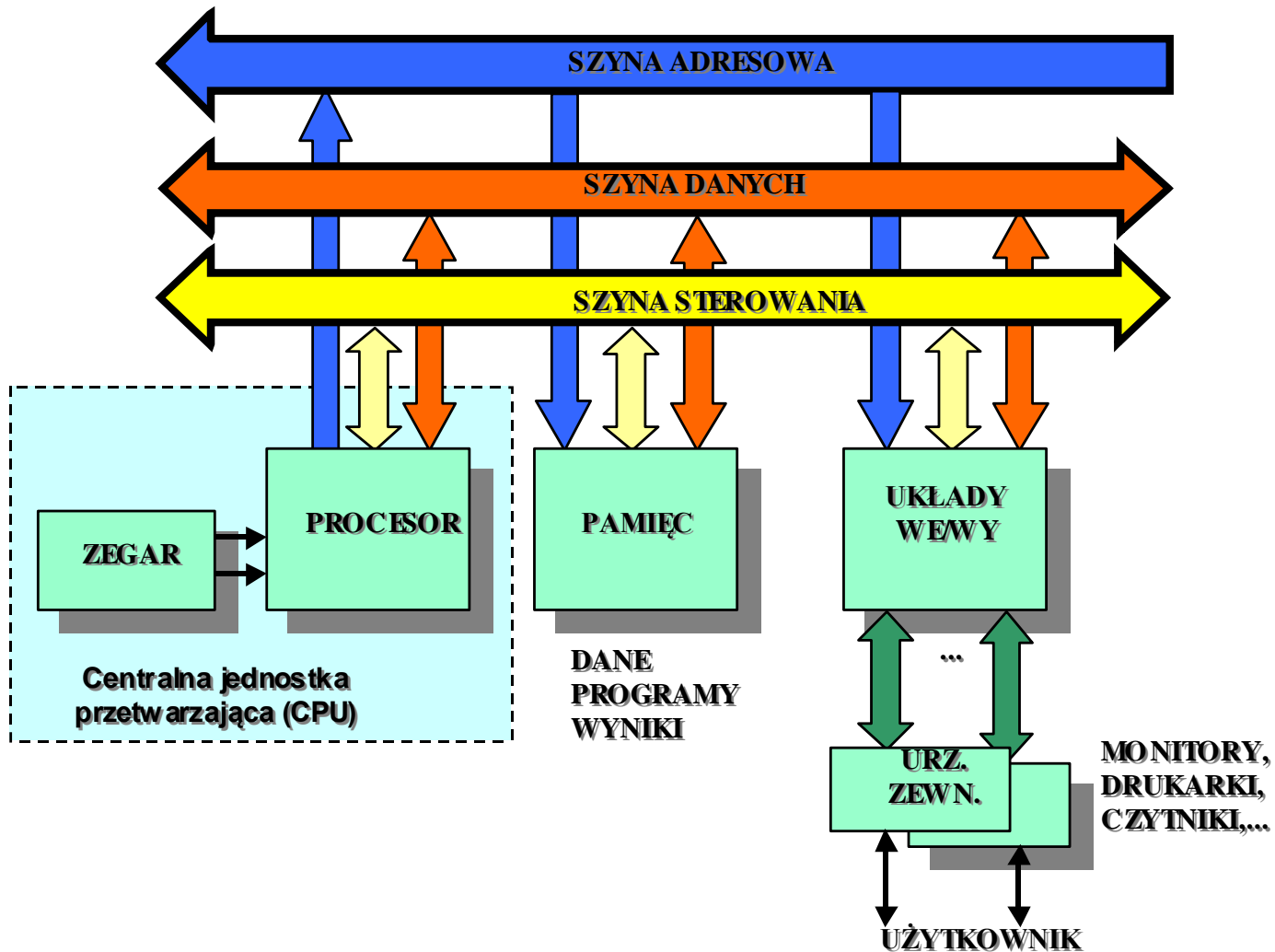
Struktura połączeń



Struktura połączeń musi umożliwić przesyłanie danych:

- **z pamięci do procesora** - procesor odczytuje z pamięci rozkazy i dane
- **z procesora do pamięci** – procesor zapisuje dane w pamięci
- **z urządzenie we/wy do procesora** – procesor odczytuje dane z modułu we/wy
- **z procesora do modułu we/wy** – procesor wysyła dane do urządzenia we/wy
- **z urządzenie we/wy do pamięci i na odwrót** – zezwala się modułowi we/wy na bezpośrednią wymianę danych z pamięcią bez pośrednictwa procesora; bezpośredni dostęp do pamięci (DMA)

Połączenia magistralowe



Połączenia magistralowe

Magistrala systemowa składa się z 50 – 100 oddzielnych linii. Każdej linii przypisana jest określona funkcja.

Linie danych – składa się z 8, 16 lub 32 oddzielnych linii. W danej chwili każda z linii przenosi 1 bit informacji. Wszystkie te linie określane są jako szyna danych.

Linie adresowe – szerokość szyny adresowej determinuje maksymalną pojemność pamięci systemu. Linie adresowe adresują także moduły we/wy. Najczęściej najbardziej znaczące bity służą do wybrania określonego modułu magistrali.

Np.: w przypadku 8 bitowej szyny adresy 0111'1111 i niższe odnoszą się do modułu pamięci 0.

Linie sterowania

Typowe linie sterowania:

- **zapis w pamięci** – dane z magistrali zostaną zapisane pod określonym adresem
- **odczyt z pamięci** – dane zostaną umieszczone na magistrali
- **zapis do urządzenia we/wy** – dane z magistrali kierowane są do zaadresowanego portu we/wy
- **odczyt z urządzenia we/wy** - dane umieszczane są na magistrali
- **potwierdzenie przesłania (transfer ACK)** – wskazuje, że dane zostały przyjęte z magistrali lub na niej umieszczone

Linie sterowania

Typowe linie sterowania:

- **zapotrzebowanie na magistralę (bus request)** – moduł zgłasza zapotrzebowanie na przyjęcie sterowania magistralą
- **rezygnacja z magistrali (bus grant)** – moduł rezygnuje ze sterowania magistralą
- **żądanie przerwania (interrupt request)** – przerwanie zgłoszone przez moduł
- **potwierdzenie przerwania (interrupt ACK)** – potwierdzenie rozpoznania przerwania
- **zegar** - wykorzystywany do synchronizacji operacji
- **przywrócenie** – ustawia wszystkie moduły w stanie początkowym

Schemat działania magistrali

Jeśli moduł chce przekazać dane do drugiego to:

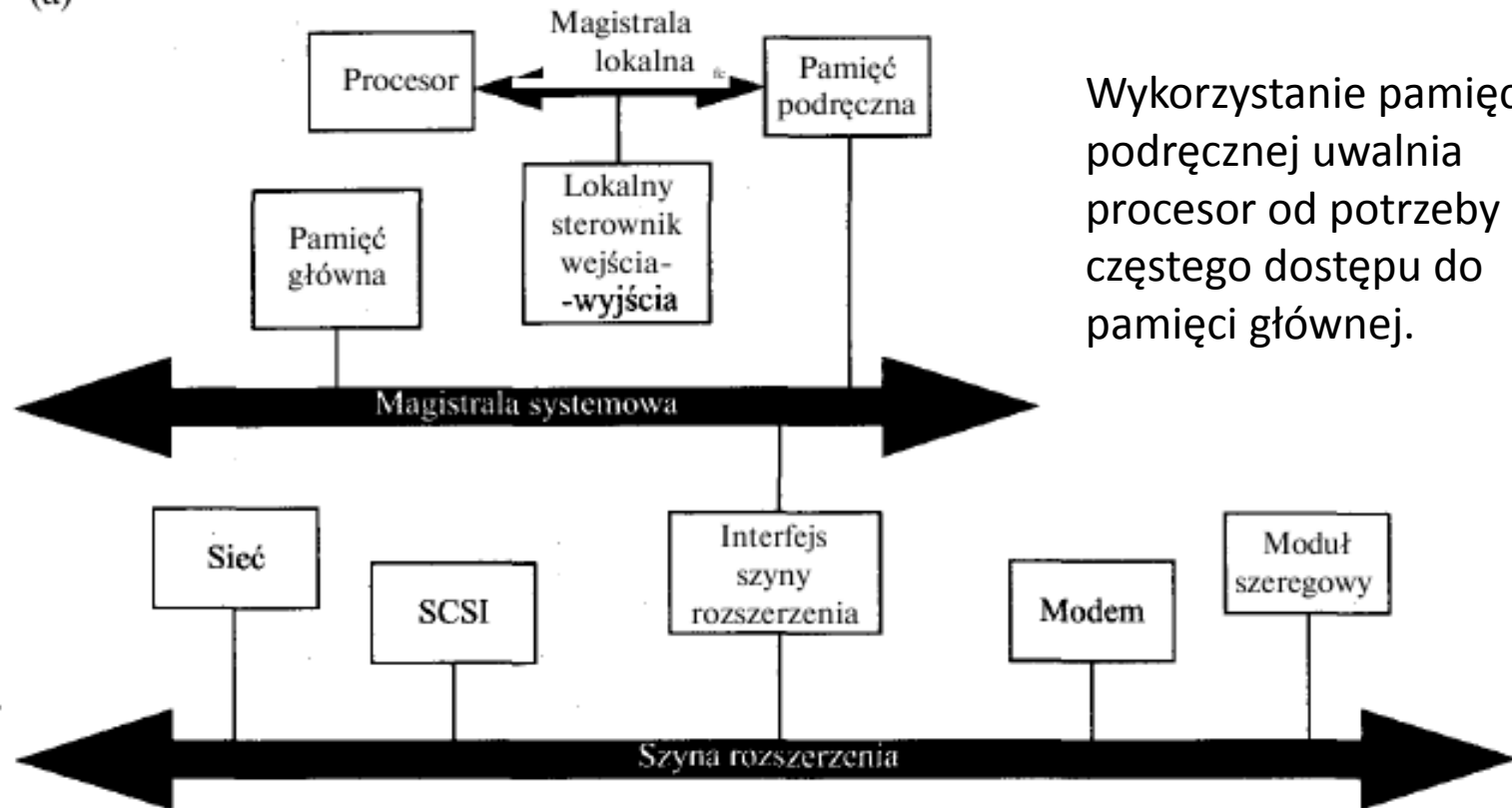
- musi uzyskać dostęp do magistrali;
- Przekazać dane za pośrednictwem magistrali;

Aby uzyskać dane z innego modułu:

- uzyskać dostęp do magistrali;
- przekazać zapotrzebowanie do tego modułu przez odpowiednie linie adresowe i sterowania;
- czekać aż inny moduł wyśle dane;

Hierarchiczne struktury magistralowe

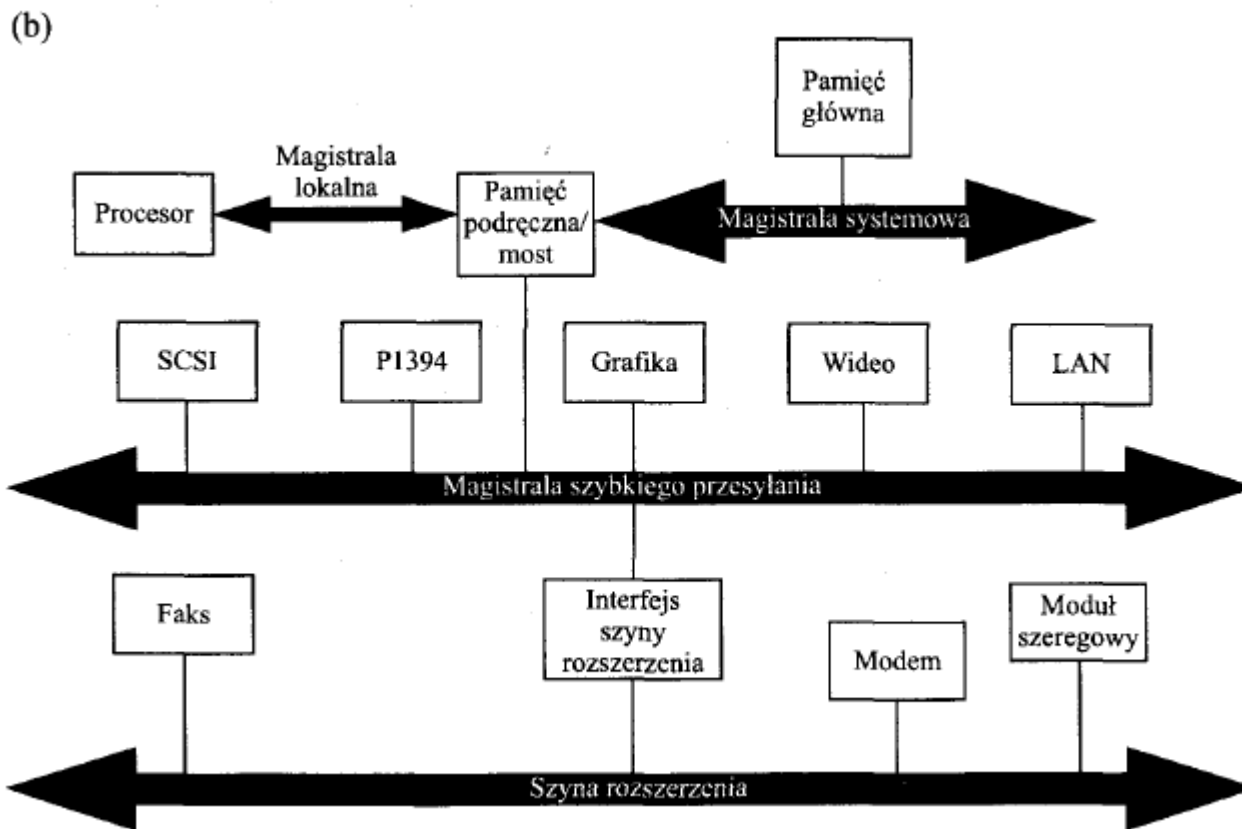
(a)



Wykorzystanie pamięci podręcznej uwalnia procesor od potrzeby częstego dostępu do pamięci głównej.

SCSI (small computer system interface) – rodzaj magistrali wykorzystywanej do współpracy z lokalnymi napędami dysków i innych urządzeń peryferyjnych

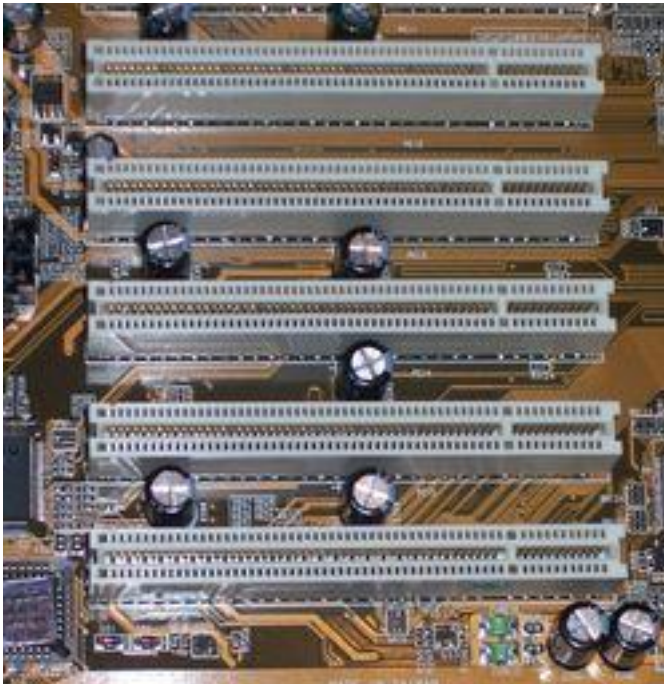
Architektura międzypiętrowa



Tradycyjna architektura magistralowa zaczyna się załamywać gdy rośnie wydajność urządzeń we/wy

Magistrala PCI

PCI (*Peripheral Component Interconnect*) – magistrala komunikacyjna służąca do przyłączania urządzeń do płyty głównej w komputerach klasy PC

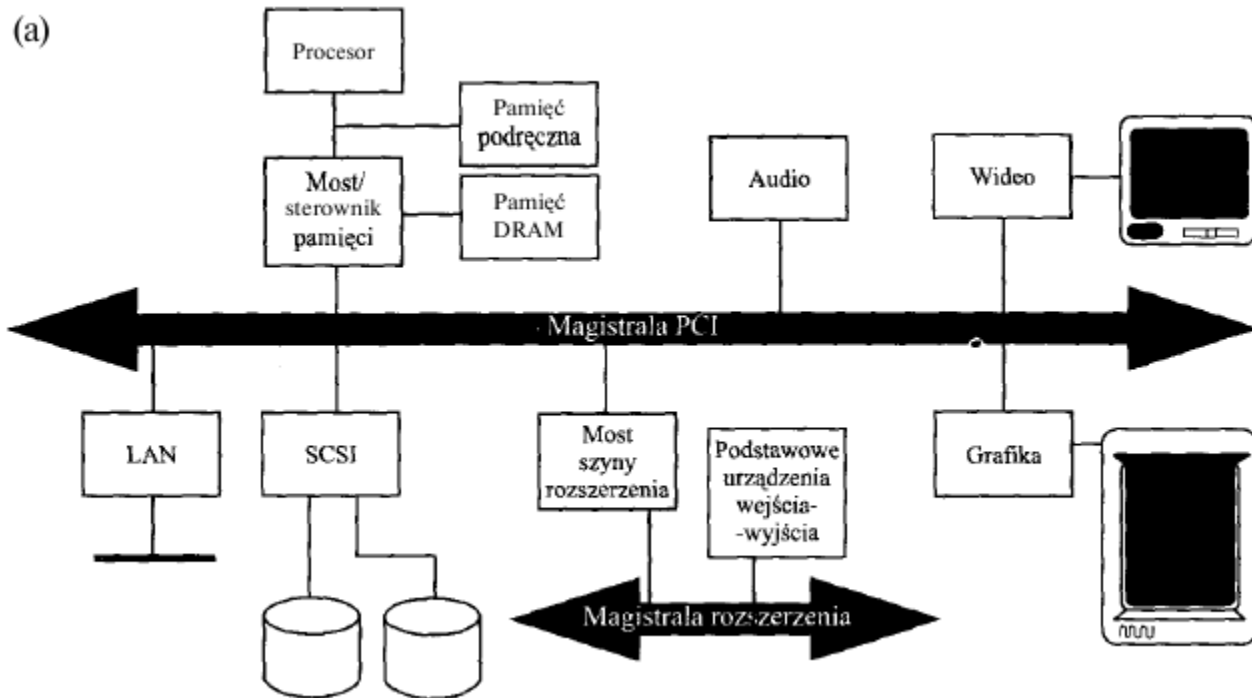


Istotną cechą PCI jest wysoka zgodność pomiędzy poszczególnymi wersjami PCI, jak i rozwiązań pochodnych (np. PCI X) przejawiająca się tym, że urządzenia mogą pracować zarówno w starszych jak i nowszych gniazdach, pod warunkiem że są dopasowane napięciowo (warianty 3.3V i popularniejszy 5V). Zgodność ta nie jest jednak zachowana w stosunku do PCI Express, która aktualnie wypiera PCI oraz AGP.

Magistrala PCI

Wersja	PCI 2.0	PCI 2.1	PCI 2.2	PCI 2.3
Rok wprowadzenia	1993	1994	1999	2002
Maksymalna szerokość szyny danych	32 bity	64 bity	64 bity	64 bity
Maksymalna częstotliwość taktowania	33 MHz	66 MHz	66 MHz	66 MHz
Maksymalna przepustowość	132 MB/s	528 MB/s	528 MB/s	528 MB/s
Napięcie	5 V	5 V	5 V / 3,3 V	3,3 V

Magistrala PCI



Elementy projektowania magistrali

Rodzaje linii:

- specjalistyczne (**dedicated**)
- multipleksowane

Przykład linii specjalistycznych: oddzielne linie adresowe i danych.

Nie jest to jedyne rozwiązanie:

- Adresy i dane mogą być transmitowane przez ten sam zespół linii przy wykorzystaniu linii sterowania określającej ważność adresu (**address valid**) ;
- Multipleksowanie czasowe (**time multiplexing**)

Metody arbitrażu

Konieczność arbitrażu jest wynikiem sytuacji, w których więcej niż jeden moduł w danym momencie wymaga połączenia z magistralą. Metody stosowane z grubsza dzielimy na :

- **scentralizowane** -stosowany jest **sterownik magistrali (arbiter)**.
- **rozproszone** - poszczególne moduły wyposażone są we współpracujące ze sobą układy logiczne.

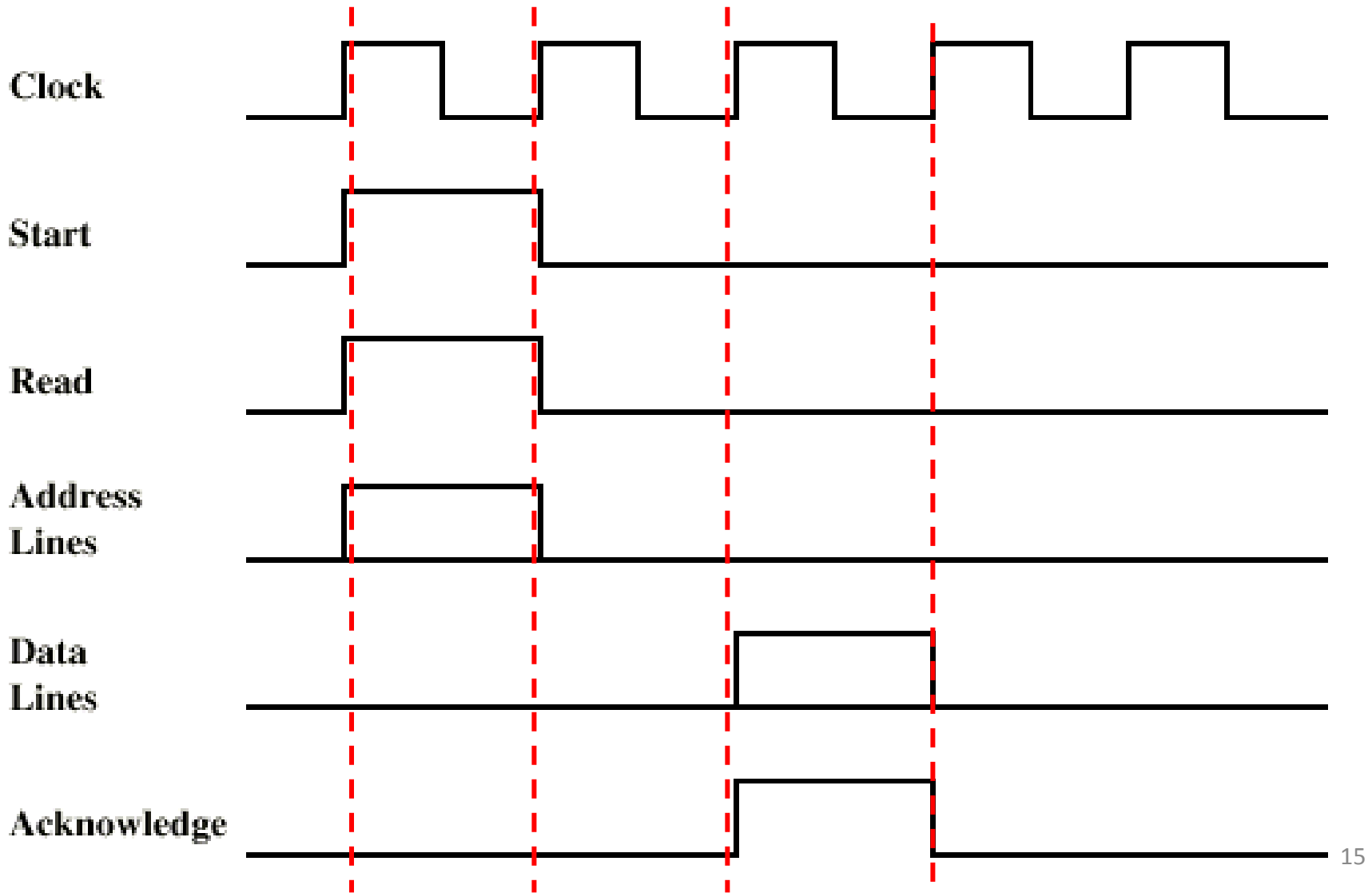
Celem obu metod jest wyznaczenie jednego urządzenia - albo procesora, albo modułu we/wy - jako nadrzędnego (**master**).

Urządzenie to może inicjować transfer danych z innym urządzeniem, które w tym przesyłaniu odgrywa rolę podrzędną (**slave**).

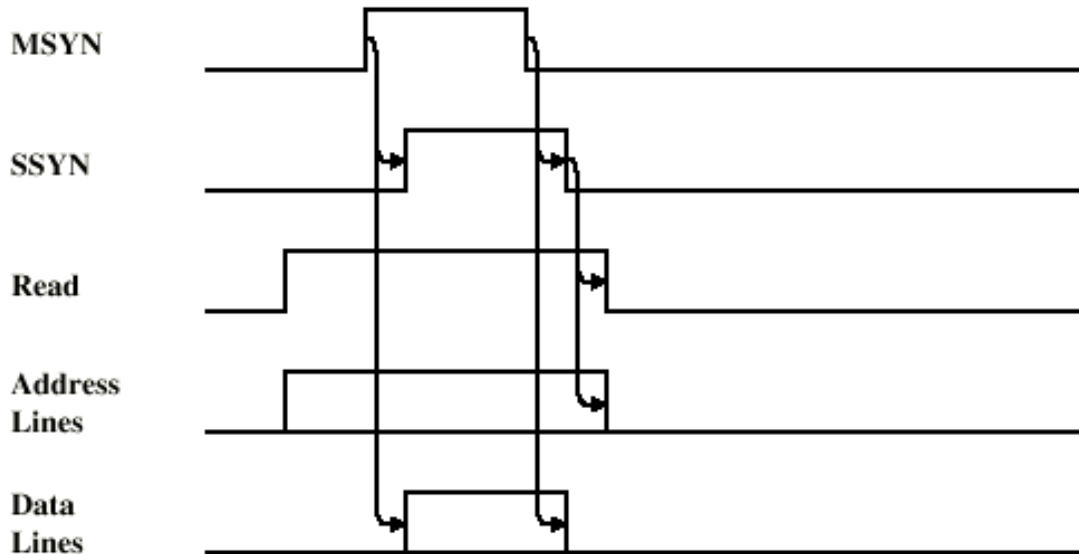
Koordinacja czasowa

- Koordinacja czasowa (*timing*) odnosi się do sposobu koordynacji zdarzeń na magistrali. Przy koordynacji **synchronicznej** zdarzenia na magistrali wyznaczane są przez zegar. Pojedyncza transmisja nazywana jest **cyklem zegarowym** lub **cyklem magistrali**. Wszystkie zdarzenia rozpoczynają się równocześnie z cyklem zegarowym.
- Przy koordynacji **asynchronicznej** zdarzenie na magistrali jest zależne od zdarzenia poprzedniego. Zapewnia to większą elastyczność, ale jest trudniejsze do wdrożenia.

Synchroniczna koordynacja czasowa



Asynchroniczna koordynacja czasowa



MSYS – sygnał synchronizacji nadrzędnej

SSYS – sygnał synchronizacji podrzędnej

Sekwencja zdarzeń:

- procesor umieszcza sygnały adresu i odczytu na magistrali
- po pewnym czasie (stabilizacja sygnału) wysyła sygnał synchronizacji nadrzędnej wskazując na obecność ważnych sygnałów odczytu i adresu
- moduł pamięci reaguje wysyłając dane i sygnał synchronizacji podrzędnej wskazując na odpowiedź