

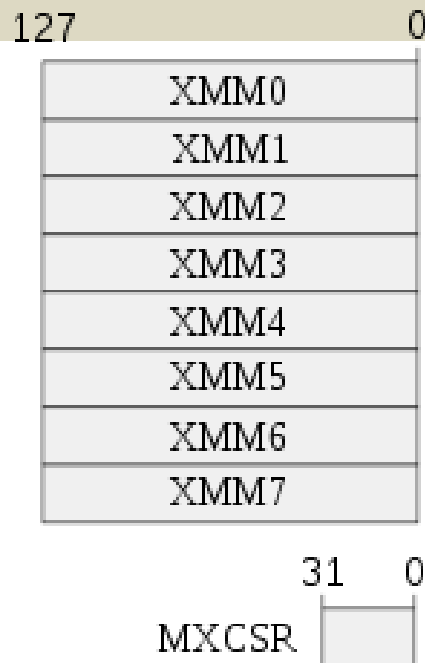
SSE (Streaming SIMD Extensions)

- Zestaw instrukcji wprowadzony w 1999 roku po raz pierwszy w procesorach Pentium III. SSE daje przede wszystkim możliwość wykonywania działań zmiennoprzecinkowych na 4-elementowych wektorach liczb **pojedynczej precyzji** (48 rozkazów).
- Ponadto wprowadzono jedenaście nowych rozkazów stałoprzecinkowych w zestawie MMX, a także dano możliwość wskazywania, które dane powinny znaleźć się w pamięci podręcznej.

SSE (Streaming SIMD Extensions)

Typy danych:

SSE wprowadza nowy typ danych: 4-elementowy wektor liczb zmiennoprzecinkowych pojedynczej precyzji (ang. *128-bit packed single-precision floating-point*); liczba zmiennoprzecinkowa ma rozmiar 32 bitów. Wprowadza także 32-bitowy rejestr kontrolny MXCSR.



SSE (Streaming SIMD Extensions)

Rozkazy SSE mogą wykonywać działania arytmetyczne na wektorach liczb zmiennoprzecinkowych na dwa sposoby:

- *packed* (równoległe) — wykonując równocześnie 4 niezależne działania zmiennoprzecinkowe na odpowiadających sobie elementach wektorów;
- *scalar* (skalarne) — wykonując działanie tylko na pierwszych elementach wektorów.

SSE (Streaming SIMD Extensions)

Przykład – mnożenie dwóch wektorów (rozkazem MULPS xmm0, xmm1):

x3	x2	x1	x0	xmm0
*	*	*	*	
y3	y2	y1	y0	xmm1
=	=	=	=	
x3*y3	x2*y2	x1*y1	x0*y0	xmm0

Przykład – mnożenie pierwszych elementów wektorów (rozkazem MULSS xmm0, xmm1):

x3	x2	x1	x0	xmm0
*	*	*	*	
y3	y2	y1	y0	xmm1
=	=	=	=	
x3	x2	x1	x0*y0	xmm0

SSE (Streaming SIMD Extensions)

Mnemoniki rozkazów:

- podobnie jak w MMX sufiks nazwy określa typ:
PS (*packed single*) – działanie na wektorach,
SS (*scalar single*) – działanie na skalarach.
- Ponadto jeśli rozkazy działają na połówkach rejestrów XMM (tj. albo odnoszą się do bitów 0..63, albo 64..127), w mnemonikach rozkazu występuje litera – odpowiednio – L albo H, od angielskich słów *low* i *high* .
- **Działania arytmetyczne**
dodawanie (ADDPS, ADDSS)
odejmowanie (SUBPS, SUBSS)
mnożenie (MULPS, MULSS)
dzielenie (DIVPS, DIVSS)

SSE (Streaming SIMD Extensions)

Działania logiczne:

Działania logiczne są wykonywane na poziomie bitów

suma (ORPS);

iloczyn (ANDPS);

iloczyn z negacją (ANDNPS) – jeden z operandów jest negowany przed obliczeniem iloczynu;

różnica symetryczna (XORPS).

SSE (Streaming SIMD Extensions)

Rejestr MXCSR przechowuje:

1. Ustawienia operacji zmiennoprzecinkowych:

sposób zaokrąglanie wyniku:

- do najbliższej liczby całkowitej
- zaokrąglanie w stronę plus nieskończoności
- zaokrąglanie w stronę minus nieskończoności
- ucinanie (zaokrąglanie w stronę zera)

flaga *flush-to-zero* – jeśli ustawiona w przypadku niedomiaru zamiast zgłaszania wyjątku, zapisywana jest liczba zero; działanie nie jest zgodne ze standardem, ale powoduje przyspieszenie programów

Maski włączające zgłaszanie [wyjątków](#) przy błędach; wykrywane błędy:

niewłaściwe argumenty (np. pierwiastkowanie ujemnej liczby),

dzielenie przez zero,

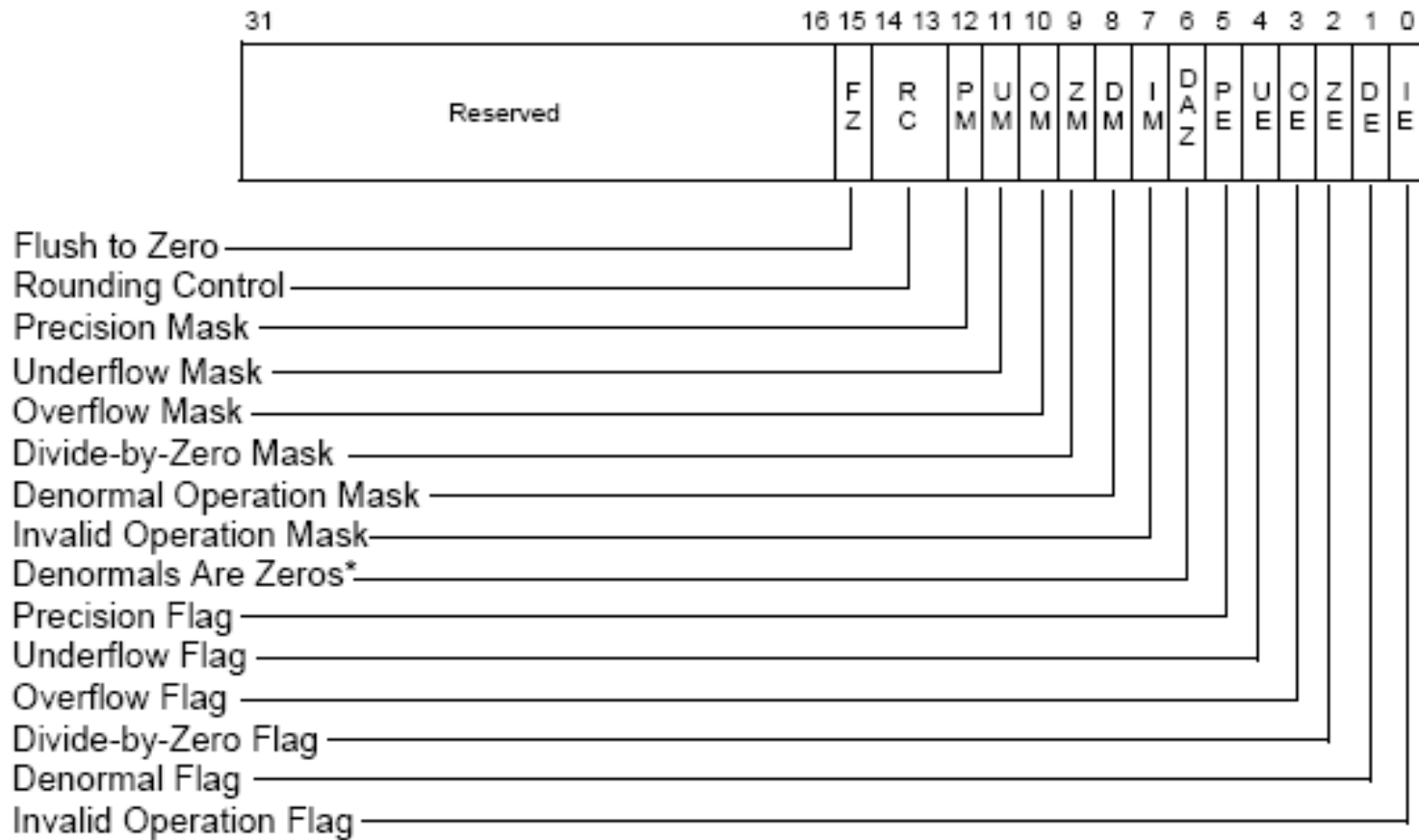
nadmiar (wynik jest zbyt duży),

nedomiar (wynikiem jest liczba nie znormalizowana),

niedokładny wynik (wynik nie może być dokładnie reprezentowany).

Flagi wskazujące rodzaj błędu – ustawiane automatycznie przez procesor.

Rejestr MXCSR

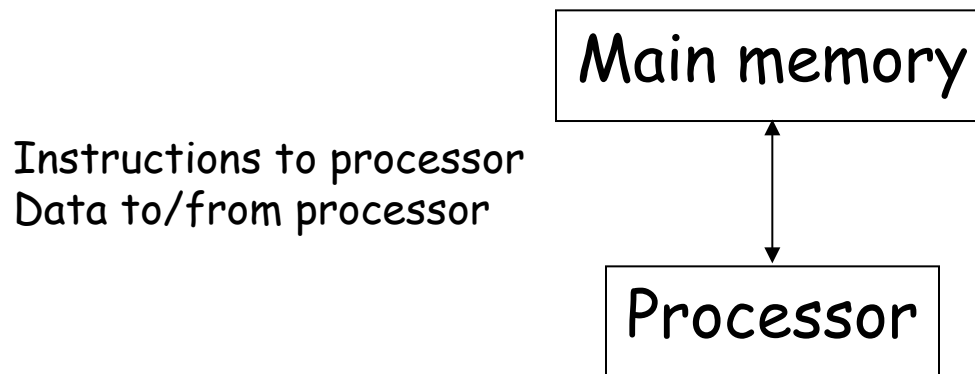


Historia SSE

- 1996 Intel MMX
- 1998 AMD 3DNow!
- 1999 Intel SSE on P3
- 2001 Intel SSE2 on P4
- 2003 Intel SSE3 (since Prescott P4)
- 2006 Intel S_{upplemental}SSE3 (since Woodcrest Xeons)
- 2006 Intel SSE4 (4.1 and 4.2)
- 2007 AMD SSE5 (proposed 2007, implemented 2011)
- 2008 Intel AVX (proposed 2008, implemented 2011 in Intel Westmere and AMD Bulldozer), XMM registers go from 128 bit to 256 bit, called YMM.

Przetwarzanie wieloprocessorowe

Prosty komputer składa się z procesora i pamięci



Przetwarzanie wieloprocessorowe

Ograniczenia w zwiększaniu szybkości procesorów:

- Ograniczenie związane z prędkością światła:
20 cm/ns w przewodzie miedzianym
- Moc rozpraszana w procesorze jest (w dużym uproszczeniu) proporcjonalna do iloczynu (a) liczby tranzystorów (b) kwadratu napięcia zasilania (c) częstotliwości taktowania.
- Jeżeli aktualne trendy (stała powierzchnia chipu, liczba tranzystorów i częstotliwość taktowania wzrastająca wykładniczo) mają się utrzymać, to stosunek rozpraszanej mocy do powierzchni rozpraszającej tę moc całkiem niedługo przekroczy wartość charakterystyczną dla reaktora jądrowego i powierzchni Słońca. Już dzisiaj pojawiają się problemy (Penitum 4 Prescott rozprasza max ~89W mocy)

Przetwarzanie wieloprocessorowe

Klasyfikacja systemów:

Luźno powiązane systemy wieloprocessorowe - każdy komputer ma własną pamięć główną i kanały we-wy (system wielokomputerowy)

Zespoły procesorów wyspecjalizowanych funkcjonalnie - sterowane przez jeden procesor główny

Silnie powiązane systemy wieloprocessorowe – zbiór procesorów o wspólnej pamięci głównej. Działa pod kontrolą zintegrowanego systemu operacyjnego.

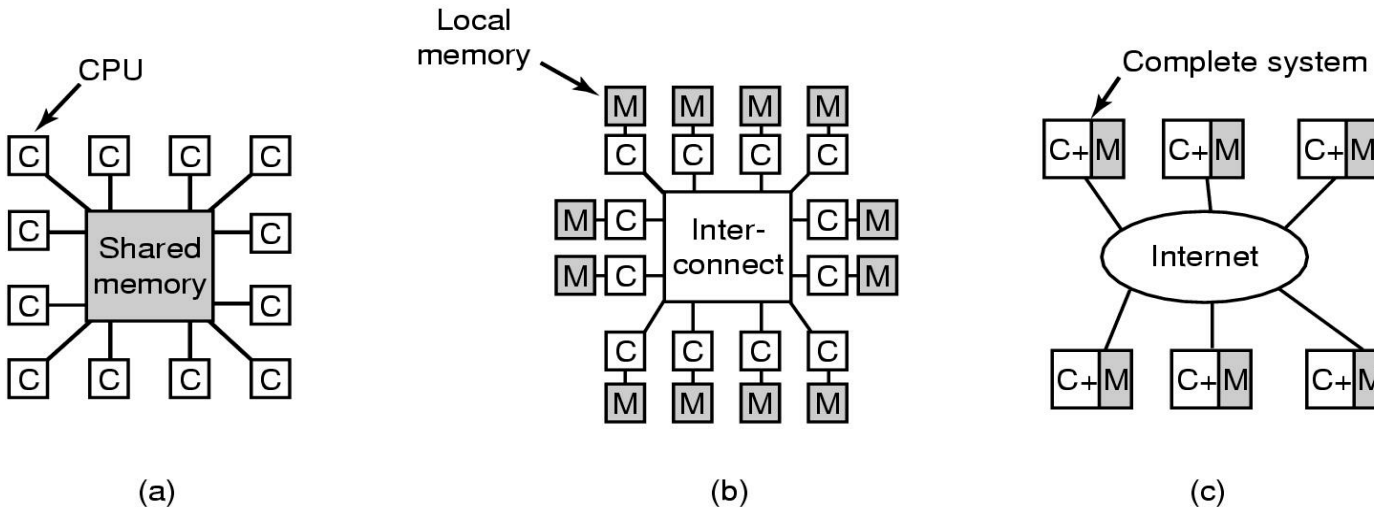
Systemy z przetwarzaniem równoległym – równoległa praca nad jednym zagadnieniem

Przetwarzanie wieloprocessorowe

Układy procesorów ze wspólną pamięcią -
shared memory multiprocessor (SMM)

Systemy wielokomputerowe z rozproszoną pamięcią -
distributed memory multicomputer (DMM)

Przetwarzanie wieloprocessorowe



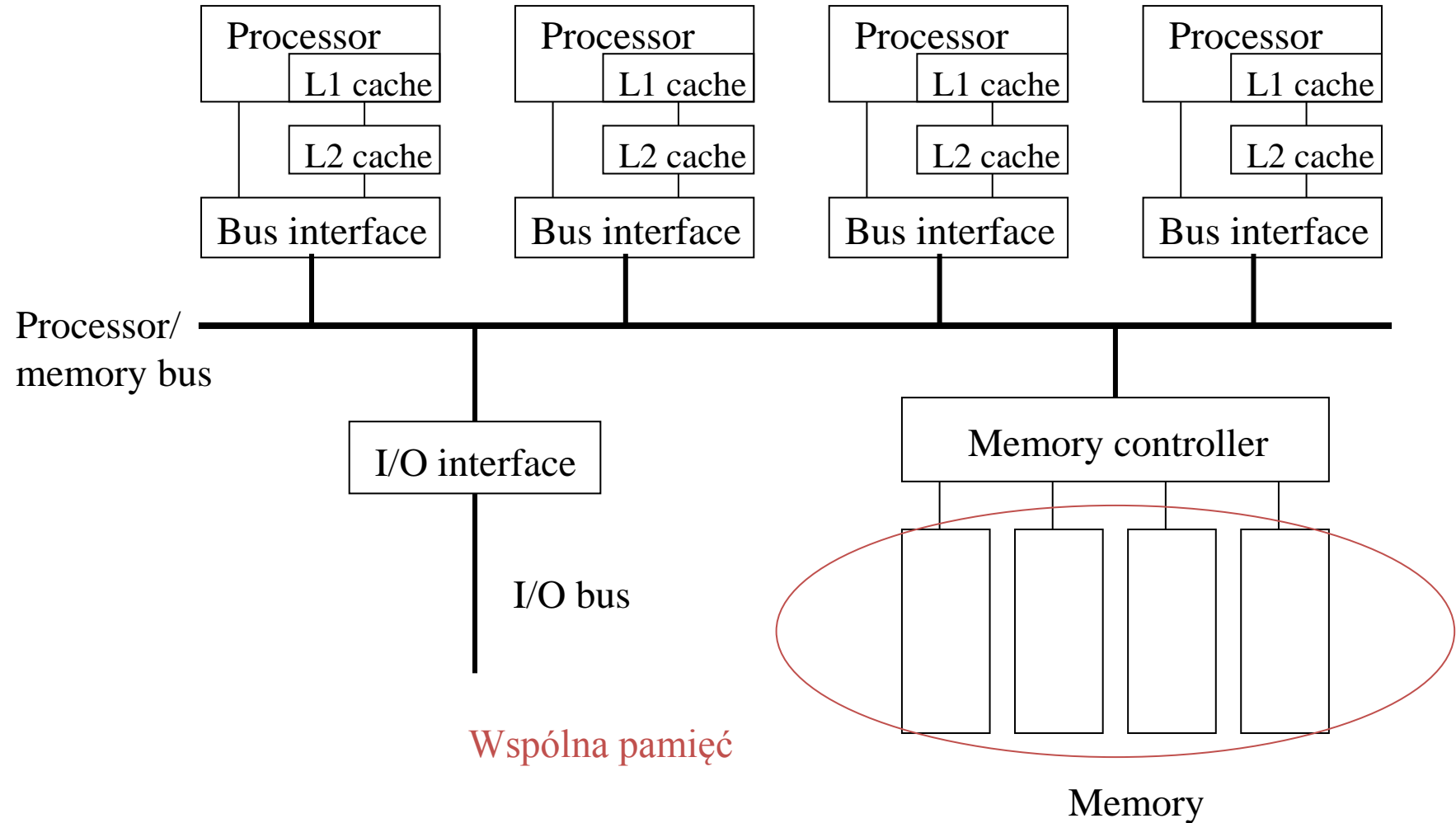
- M –moduł pamięci
- C - procesor

Systemy ze wspólną pamięcią: dowolny procesor ma dostęp do dowolnego modułu pamięci poprzez sieć połączeń. Konflikty przy dostępie do pamięci sprawiają, że wydajność takiego rozwiązania jest ograniczona.

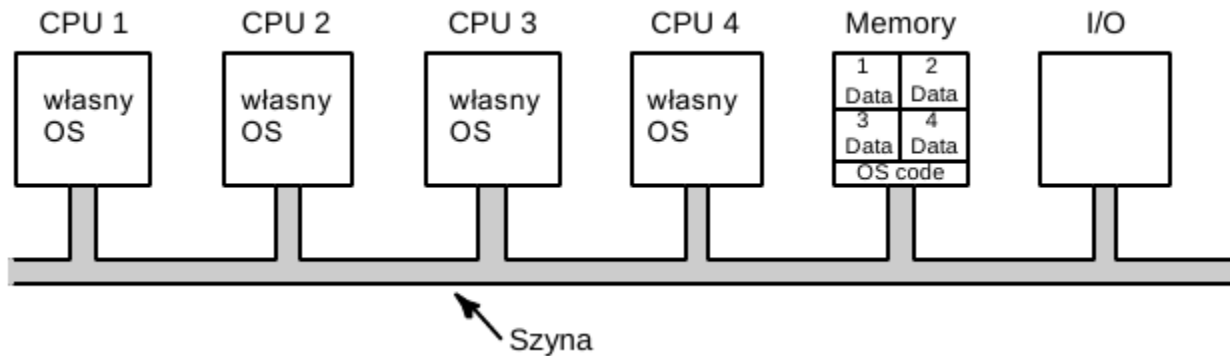
System z przesyłaniem komunikatów: N niezależnych procesorów, z których każdy wykonuje własny program. Procesory koordynują pracę wymieniając komunikaty przez sieć połączeń.

System komputerów połączonych przez internet: wymiana informacji przez internet

Układy procesorów ze wspólną pamięcią - shared memory multiprocessor (SMM)

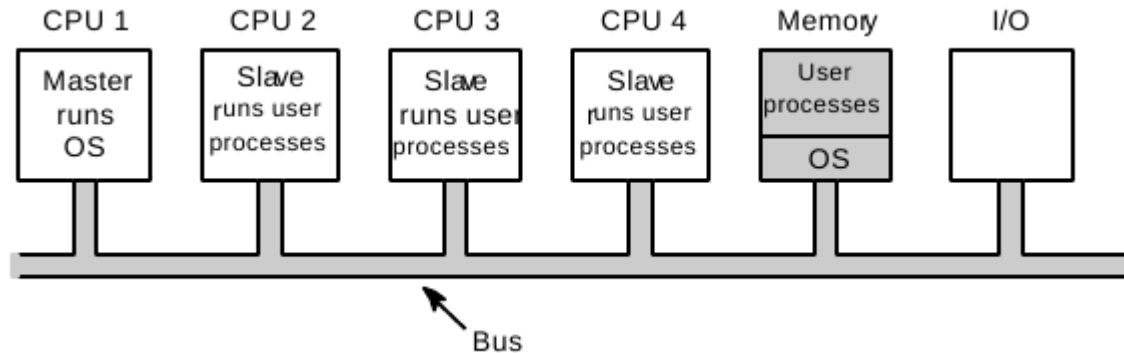


Układy procesorów ze wspólną pamięcią - shared memory multiprocessor (SMM)



- Każdy procesor ma swój system operacyjny
- Pamięć na stałe podzielona na partycje, każdy procesor ma jedną na wyłączność
- Jeśli użytkownik zaloguje się na CPU1 to wszystkie jego procesy wykonują się na CPU1, inne procesory w tym czasie mogą być nieobciążone
- Jeśli procesowi brakuje pamięci, to nie może użyć innej partycji

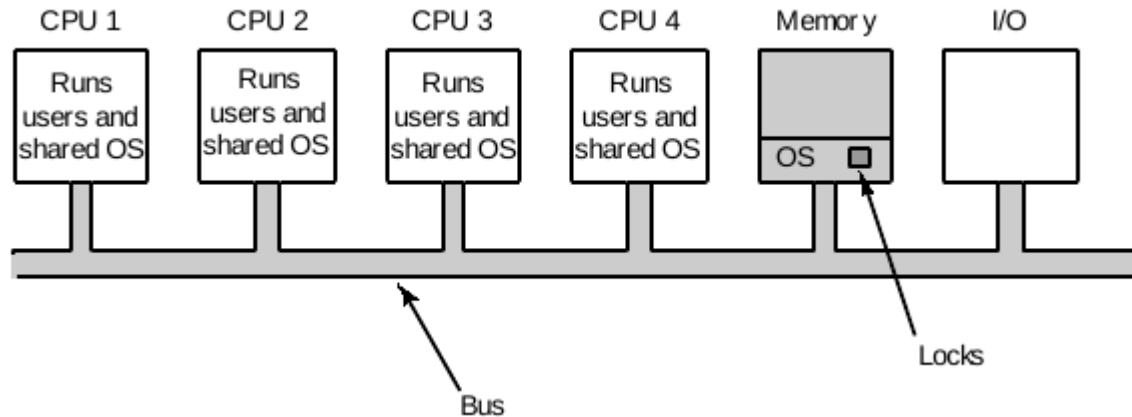
Układy procesorów ze wspólną pamięcią - shared memory multiprocessor (SMM)



Model master-slave:

- wydzielony procesor wykonuje kod jądra systemu, może też wykonywać procesy użytkownika
- pozostałe procesory wykonują wyłącznie procesy użytkowników

Układy procesorów ze wspólną pamięcią - shared memory multiprocessor (SMM)

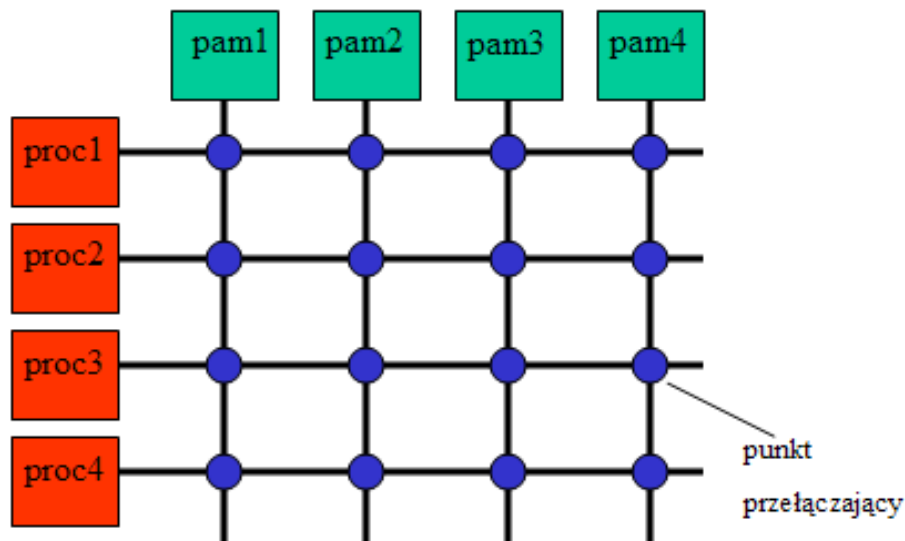


Model SMP (Symmetric MultiProcessor):

- każdy procesor może wykonywać procesy użytkownika. Gdy proces wywoła kod jądra, ten sam procesor wykonuje kod jądra.
- taki układ wymaga poprawnej synchronizacji w obrębie jądra

Architektura przełączana

Crossbar Switch (przełącznica/wyberak krzyżakowy)



wyberak krzyżakowy (crossbar switch)

Zalety:

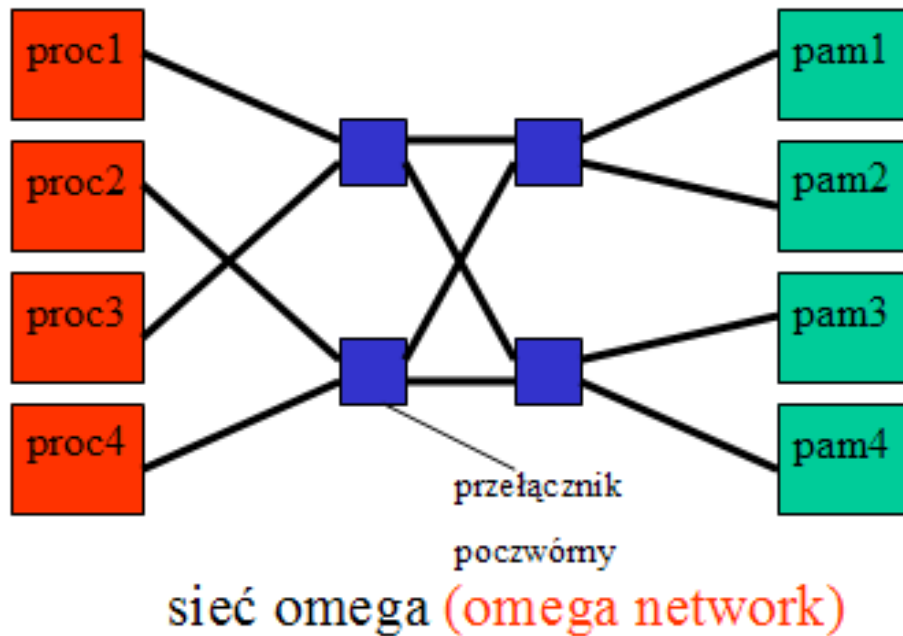
- Szybki, jednoczesny dostęp wielu procesorów do różnych bloków pamięci

Wady:

- wolny dostęp w przypadku odwoływania się wielu procesorów do tego samego bloku pamięci
- dla N procesorów i N bloków pamięci potrzeba aż $N \times N$ przełączników

Architektura przełączana

Omega network



Zalety:

- dla N procesorów i N bloków pamięci potrzeba jedynie $(N/2)\log_2 N$ przełączników

Wady:

- wolny dostęp w przypadku odwoływania się wielu procesorów do tego samego bloku pamięci
- czas przełączania jest funkcją N - dla dużych N mogą wystąpić istotne opóźnienia

Architektura przełączana

Systemy z pamięcią wieloportową

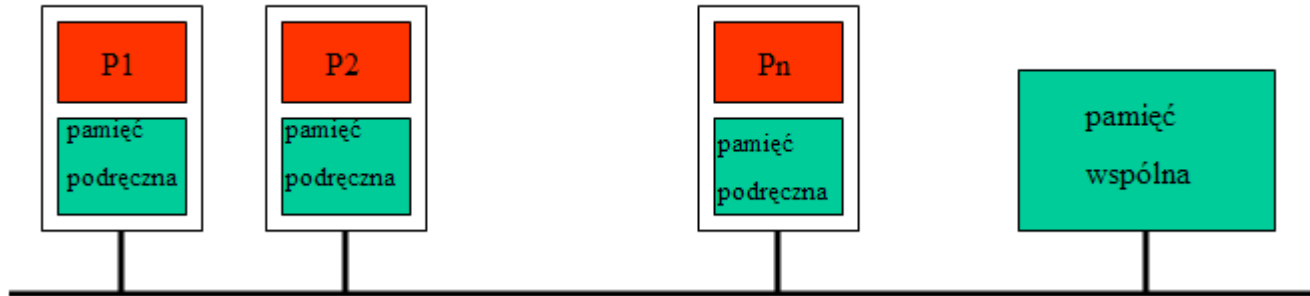
Przeniesienie w przełącznicy krzyżowej układów logicznych, odpowiedzialnych za obsługę transmisji i zgłoszeń dostępu, z punktów krzyżowych do wnętrza modułów pamięci, prowadzi do organizacji zwanej pamięcią wieloportową (wielobramową, wielowejsściową, ang. multiport memory).

Charakterystyczne cechy tego rozwiązania to:

- duża liczba przewodów,
- kosztowna pamięć,
- ograniczenie konfiguracji i maksymalnej przepustowości systemu przez liczbę portów do modułu pamięci.

Pamięci wieloportowe stosuje się praktycznie wyłącznie w bardzo dużych komputerach, w których duży koszt tego rozwiązania jest równoważony dużą mocą obliczeniową.

Pamięć podręczna a systemy wieloprocessorowe



Pamięć podręczna a systemy wieloprocessorowe

Problemy pojawiają się przy zapisie danych. Zakładamy, że odpowiedni wiersz jest już w pamięci podręcznej. Mamy do wyboru dwie strategie:

- **write-through** – zapisuj jednocześnie do pamięci podręcznej i głównej
- **write-back** - zapisz do pamięci podręcznej, odkładając zapis do pamięci głównej na później

Pamięć podręczna a systemy wieloprocessorowe

Zastosowanie pamięci podręcznej typu **write-back** komplikuje architekturę systemu i utrudnia utrzymanie spójności danych.

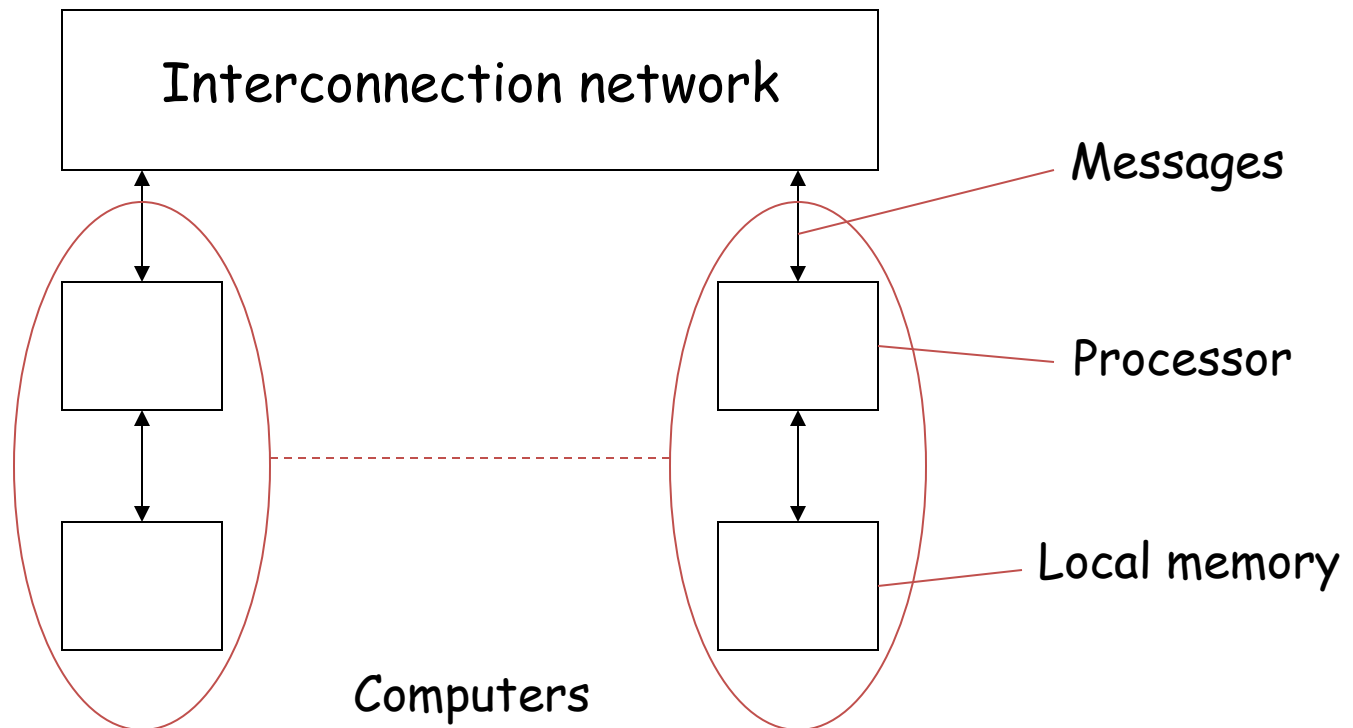
Przykład: procesor A zapisuje dane na razie do swojej pamięci podręcznej. Procesor B pobiera do swojej pamięci podręcznej poprzednią kopię danych. System może znaleźć się w stanie niespójnym.

Ten problem został rozwiązany w wieloprocessorowych systemach firmy INTEL na poziomie sprzętu.

Utrzymanie spójności pamięci podręcznych

- Każdy procesor śledzi magistralę i akcje podejmowane przez inne procesory (bus snooping)
- Próba zapisu do współdzielonego wiersza powoduje wysłanie innym procesorom sygnału w celu unieważnienia tego wiersza w ich pamięciach podręcznych
- Gdy procesor B usiłuje wczytać wiersz zmodyfikowany przez procesor A (nie zapisany jeszcze w pamięci głównej), to A przejmuje kontrolę nad magistralą i przesyła poprawne dane
- W programach należy unikać niepotrzebnego współdzielenia związanego częstymi zapisami danych

Systemy wielokomputerowe z rozproszoną pamięcią - distributed memory multicomputer (DMM)



Klaster komputerowy

Grupa połączonych jednostek komputerowych, które współpracują ze sobą w celu udostępnienia zintegrowanego środowiska pracy. Komputery wchodzące w skład klastra nazywamy **węzłami**.

Jedną z najbardziej popularnych implementacji klastrów obliczeniowych jest klaster typu **Beowulf** gdzie rolę węzłów pełnią wydajne komputery klasy PC, pracujące pod kontrolą GNU/Linuksa oraz z zainstalowanym oprogramowaniem pozwalającym uzyskać przetwarzanie równoległe np. bibliotekami MPI, PVM.



Klaster komputerowy

W istniejących rozwiązaniach klastrowych można wyodrębnić trzy podstawowe klasy wynikające z celów budowy takich rozwiązań:

klastry wydajnościowe: pracujące jako zespół komputerów, z których każdy wykonuje własne zadania obliczeniowe. Celem ich budowy jest powiększenie mocy obliczeniowej, w sytuacji kiedy różne komputery w klastrze pracują nad odrębnymi podzadaniami pojedynczego dużego zadania obliczeniowego. Wiele obecnych superkomputerów działa na tej zasadzie.

klastry niezawodnościowe: pracujące jako zespół komputerów dublujących nawzajem swoje funkcje (łączenie równoległe). W razie awarii jednego z węzłów, następuje automatyczne przejęcie jego funkcji przez inne węzły.

klastry równoważenia obciążenia: pracujące jako zespół komputerów, z których każdy wykonuje własne zadanie z puli zadań skierowanych do całego klastra. Klastry równoważenia obciążenia mogą być traktowane jako pierwowzór, a obecnie także jako częsty element składowy, systemów gridowych

Grid

Grid niekiedy mylnie nazywany jest *siatką komputerową* a poprawnie jest to *przetwarzanie sieciowe* – system, który integruje i zarządza zasobami będącymi pod kontrolą różnych domen (od instytucji po system operacyjny) i połączonych siecią komputerową.

Celem technologii gridowej jest stworzenie prostego, lecz mimo to wielkiego i potężnego, wirtualnego komputera z ogromnej ilości połączonych, niejednorodnych systemów współdzielących różnego rodzaju zasoby.

"grid computing" oznacza przetwarzanie danych traktowane jako usługa użyteczności publicznej. Inaczej mówiąc, dla klienta nie jest ważne, gdzie są przechowywane jego dane ani który komputer wykonuje zlecenie. Natomiast koncepcja grid computing widziana od strony usługodawcy oznacza alokację zasobów, współużytkowanie informacji oraz konieczność zapewnienia wysokiej dostępności.

Pojęcia tego jako pierwszy użył [Ian Foster](#), profesor na Uniwersytecie w Chicago, pracujący w ANL (*Argonne National Laboratory*). Idea ta ciągle ewoluuje, znajdowane są nowe obszary jej potencjalnego zastosowania.

Grid Computing

